

Pressemitteilung

Zürich, 13. Juli 2018

Enclustra Mars XU3 SoC-Modul: Mehr Leistung pro Fläche

Das kompakte Xilinx® Zynq® UltraScale+™ SoC-Modul

Mit dem Mars XU3 präsentiert Enclustra das leistungsfähigste Xilinx Zynq UltraScale+ MPSoC-Modul im kompakten Mars-Formfaktor. Die leistungsstärkste Variante vereint 6 ARM® Cores, eine Mali-400MP2 GPU, bis zu 4 GByte extrem schnelles DDR4 SDRAM, zahlreiche Standardschnittstellen, 108 User-I/Os und bis zu 154'000 LUT4-Äquivalente.

Das Mars XU3 SoC-Modul des FPGA-Spezialisten Enclustra bietet den wohl schnellsten und einfachsten Einstieg in die Xilinx Zynq UltraScale+ MPSoC-Technologie. Das Mars XU3 verfügt über eine enorme Rechenleistung: Die in einem 16-nm-FinFET+-Prozess gefertigte programmierbare Logik mit bis zu 154'000 LUT4-Äquivalenten wird von einem 64 Bit ARM Dual/Quad-Core Cortex-A53 mit bis zu 1333 MHz Taktfrequenz und einem 32 Bit ARM Dual-Core Cortex-R5 mit bis zu 533 MHz Taktfrequenz ergänzt. Die Varianten mit EG SoC verfügen zudem noch über eine schnelle Mali-400MP2 GPU.

Neben den gängigen Standardschnittstellen wie PCIe Gen2 x4, USB 3.0 und Gigabit-Ethernet stehen bis zu 108 User-I/Os zur Verfügung. Es bietet einen Speicher von bis zu 4 GByte DDR4 SDRAM, 64 MByte Quad SPI Flash sowie 16 GByte eMMC Flash – und dies alles auf einer Fläche von nur 67.6 × 30 mm. Für die optimale Entwärmung ist ein für das Mars XU3 entwickelter Kühlkörper erhältlich. Er ist nur 7 mm hoch und hat einen Montageschlitz. So lassen sich Lüfter unterschiedlicher Grösse einfach montieren.

Alle Enclustra-Module haben eine geplante Verfügbarkeit von 10 Jahren.

Referenzdesign und Linux auf Knopfdruck

Enclustra bietet für seine Produkte einen umfassenden Design-In-Support. In Kombination mit dem Mars EB1 Base Board bildet das Mars XU3 eine leistungsfähige Entwicklungs- und Prototypenplattform.

Die ausführliche Dokumentation und das Referenzdesign machen die Inbetriebnahme einfach. Neben dem User Manual sind das User-Schema, ein 3D-Modell (STEP), der PCB Footprint (Altium®, OrCAD®, PADS®, EAGLE™) sowie die Leitungslängen der IO-Signale verfügbar.

Mit dem Enclustra Build Environment lässt sich für die Enclustra-SoC-Module mit integriertem ARM-Prozessor Linux im Handumdrehen kompilieren. Über eine grafische Oberfläche werden Modul und Base Board ausgewählt. Danach lädt das Enclustra Build Environment den passenden Bitstream, First Stage Boot Loader (FSBL) und die benötigten Quellcodes herunter. Anschliessend wird U-Boot, Linux und das auf BusyBox basierte Root-Dateisystem kompiliert.



Das Mars XU3 ist das kleinste SoC-Modul von Enclustra mit einem Xilinx Zynq UltraScale+ MPSoC (Bild: Enclustra GmbH)

Über die Enclustra GmbH

Enclustra ist ein innovatives und erfolgreiches Schweizer FPGA-Design-Unternehmen.

Mit dem FPGA Design Center erbringt Enclustra Dienstleistungen im gesamten Spektrum der FPGA-basierten Systementwicklung: von Highspeed-Hardware über HDL-Firmware bis zu embedded Software, von der Spezifikation über die Implementation bis zur Prototypenproduktion.

Mit dem FPGA Solution Center entwickelt und vertreibt Enclustra hochintegrierte FPGA-Module sowie FPGA-optimierte IP-Cores.

Mit der Spezialisierung auf die zukunftssträchtige FPGA-Technologie und einem breiten Anwendungswissen kann Enclustra in vielen Bereichen mit minimalem Aufwand optimale Lösungen bieten. Weitere Informationen finden Sie hier: www.enclustra.com

Download: [Pressekit \[ZIP\]](#)

Pressekontakt:

Enclustra GmbH

Patrick Müller

VP Marketing

Räffelstrasse 28

8045 Zürich

Schweiz

Tel. +41 43 343 39 33

www.enclustra.com

patrick.mueller@enclustra.com

Leserkontakt:

Enclustra GmbH

Räffelstrasse 28

CH-8045 Zürich

Schweiz

Tel. +41 43 343 39 43

www.enclustra.com

info@enclustra.com

Alle Preise ohne Gewähr. Preisänderungen bleiben vorbehalten. Alle in diesem Dokument enthaltenen Informationen können jederzeit und ohne Vorankündigung geändert werden und sind nicht verpflichtend für die Enclustra GmbH. Alle Warenzeichen sind Eigentum ihrer jeweiligen Rechteinhaber. Copyright © 2018 Enclustra GmbH. Alle Rechte vorbehalten.